

インテリジェントパルスカウンタ LSI

PCC160

取扱説明書

株式会社 **コスモテックス**



## はじめに

このたびは、PCC160 をお買い上げいただきありがとうございます。本書は PCC160 の仕様、取り扱い方法について解説したものです。本製品をご使用になる前には必ず本書をよく読み、機能、性能などを十分にご理解の上、正しくご使用ください。

なお、本文中にて信号名称の末尾「 \* 」は負論理信号であることを表します。

## 安全にお使いいただくために

本書では、PCC160 を安全に使用していただくために、注意事項を次のような表示で示しています。ここで示した注意事項は、安全に関する重大な内容を記載しています。必ずお守りください。表示と意味は次のとおりです。

<b>！ 警告</b>	誤った取り扱いをすると、人が死亡または重傷を負う可能性が想定される内容を示します。
-------------	---

<b>！ 注意</b>	誤った取り扱いをすると、人が傷害を負ったり、物的損害の発生が想定される内容を示します。
-------------	---

<b>！ 警告</b>
通電中は、端子部には絶対に手を触れないでください。感電の恐れがあります。

<b>！ 注意</b>
定格の電源電圧で使用してください。火災の恐れがあります。 配線は正しく確実に行ってください。 直射日光のあたる場所では使用しないでください。 周囲温度が定格の範囲を超えるような場所では使用しないでください。 塵、埃などの多い場所では使用しないでください。 水、油、薬品などの飛沫がかかる場所、腐食性ガス、可燃性ガスのある場所では使用しないでください。 直接振動や衝撃が伝わる場所では使用しないでください。 即時に動作を停止できるように外部に非常停止回路を設置してください。 修理や改造はしないでください。

---

## ご注意

---

- ・本資料に記載された回路、ソフトウェア、およびこれらに付随する情報は、半導体製品の動作例、応用例を説明するためのものです。したがって、これら回路・ソフトウェア・情報をお客様の機器に使用される場合には、お客様の責任において機器設計をしてください。これらの使用に起因するお客様もしくは第三者の損害に対して、当社は一切その責を負いません。
- ・当社は品質、信頼性の向上に努めていますが、半導体製品はある確立で故障が発生します。当社半導体製品の故障により結果として、人身事故、火災事故、社会的な損害等を生じさせない冗長設計、延焼対策設計、誤動作防止設計等安全設計に十分ご注意願います。
- ・当社製品をコンピュータ、OA 機器、通信機器、計測機器、AV 機器、家電、工作機械、パーソナル機器、産業用ロボットの用途以外（航空機器、航空宇宙機器、海底中継機器、原子力制御システム、生命維持のための医療機器、生命維持のための装置またはシステム等）でご使用をお考えのお客様は、必ず事前に当社販売窓口までご相談いただきますようお願いいたします。

---

## CMOS デバイスの一般的注意事項

---

### 静電気対策

デバイス取扱いの際は静電気防止を心がけてください。

CMOS デバイスは強い静電気によってゲート絶縁破壊を生じることがあります。運搬や保存の際には、出荷梱包に使用している導電性のトレイやマガジン・ケース、または導電性の緩衝材、金属ケース等を利用し、組立工程にはアースを施してください。プラスチック板上に放置したり、端子を触ったりしないでください。

また、CMOS デバイスを実装したボードについても同様の扱いをしてください。

### 未使用入力の処理

CMOS デバイスの入力レベルは固定してください。

バイポーラやNMOS のデバイスと異なり、CMOS デバイスの入力に何も接続しない状態で動作させると、ノイズなどに起因する中間レベル入力が生じ、内部で貫通電流が流れて誤動作を引き起こす恐れがあります。

### 初期化以前の状態

電源投入時、CMOS デバイスの初期状態は不定です。

分子レベルのイオン注入量等で特性が決定するため、初期状態は製造工程の管理外です。電源投入時の端子の出力状態や入出力設定、レジスタ内容等は保証しておりません。ただし、リセット動作やモード設定で定義している項目については、これらの動作の後に保証の対象となります。

リセット機能を持つデバイスの電源投入後は、まずリセット動作を実行してください。

# 目次

1. 概要.....	1
2. 主な機能.....	1
2-1 カウント機能.....	1
2-2 プリスケアラ機能.....	1
2-3 カウント値クリア機能.....	1
2-4 コンパレート機能.....	1
2-5 インタフェース機能.....	2
3. 用途及び応用例.....	2
3-1 モータ位置制御におけるアドレス管理用カウンタおよび偏差カウンタ.....	2
3-2 超高分解能リニアスケール，ロータリーエンコーダ用 48 ビットカウンタ.....	2
3-3 モータコントローラ作成のための補助カウンタ.....	3
3-4 カウンタユニットの作成.....	3
4. 機能ブロック図.....	4
5. 端子配置図.....	5
6. 端子説明.....	6
7. ADDRESSING および PORT 説明.....	8
7-1 ADDRESSING.....	8
7-2 PORT 説明.....	8
8. コマンド説明.....	10
8-1 コマンド一覧表.....	10
8-2 コマンド機能説明.....	11
9. プログラム例.....	14
9-1 書き込みコマンドの実行例.....	14
9-2 読み出しコマンドの実行例.....	16
9-3 48 ビットカウンタの書き込み例.....	17
9-4 48 ビットカウンタの読み出し例.....	18
10. 周辺回路例.....	19
11. タイミング.....	20
11-1 データバスタイミング.....	20
11-2 入出力信号タイミング 1.....	21
11-3 入出力信号タイミング 2.....	22
12. 補足説明および使用上の注意.....	24
12-1 ICLK 入力周波数の選択.....	24
12-2 48 ビットカウンタの構成.....	24
12-3 プリスケアラ機能.....	25
12-4 逡倍カウント.....	25
12-5 相信号のチャタリング.....	26
12-6 コンパレータ出力.....	26
13. 外形寸法.....	28
14. ピッチ変換ボード.....	29
15. 定格.....	30
付録．コマンド索引.....	31



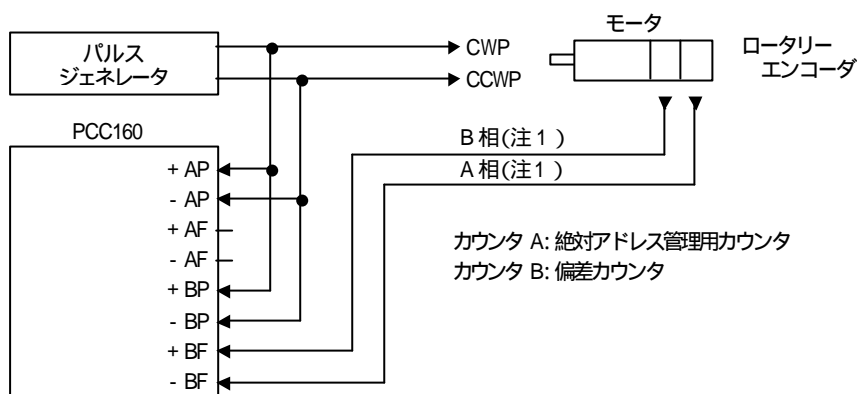


## 2-5 インタフェース機能

- ・CPUバスインターフェース（8ビットデータバス）により、各種制御を行います。
- ・COMMAND/STATUSおよびDATA1, 2, 3PORT の計4PORT により構成されています。
- ・ソフトウェアによるカウンタの初期設定および読み出しが常時可能です。
- ・ソフトウェアによるコンパレートレジスタの書き込みおよび読み出しが常時可能です。
- ・ソフトウェアによるプリスケールデータの書き込みおよび読み出しが常時可能です。

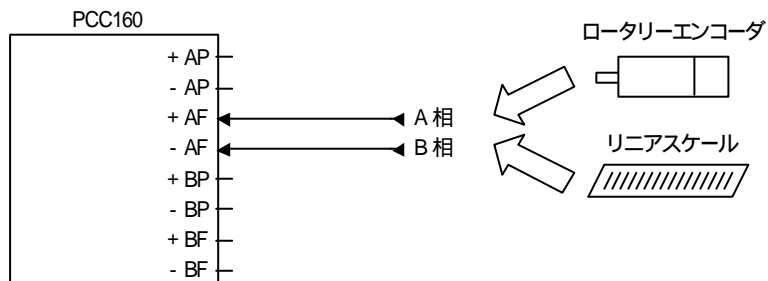
## 3. 用途及び応用例

### 3-1 モータ位置制御におけるアドレス管理用カウンタおよび偏差カウンタ



注1 偏差カウンタのため A/B 相を逆に接続

### 3-2 超高分解能リニアスケール、ロータリーエンコーダ用 48 ビットカウンタ



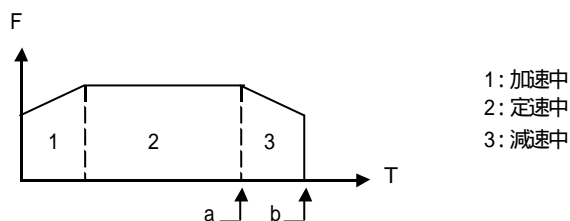
- ・48ビットフルカウントの場合  
カウンタ A: 下位 24 ビットカウンタ  
カウンタ B: 上位 24 ビットカウンタ
- ・ロータリーエンコーダ使用時にプリスケール機能と併用した場合  
カウンタ A: 回転角度管理用カウンタ  
カウンタ B: 回転数管理用カウンタ

48 ビットカウンタの構成については12-2 48 ビットカウンタの構成 をご参照ください。

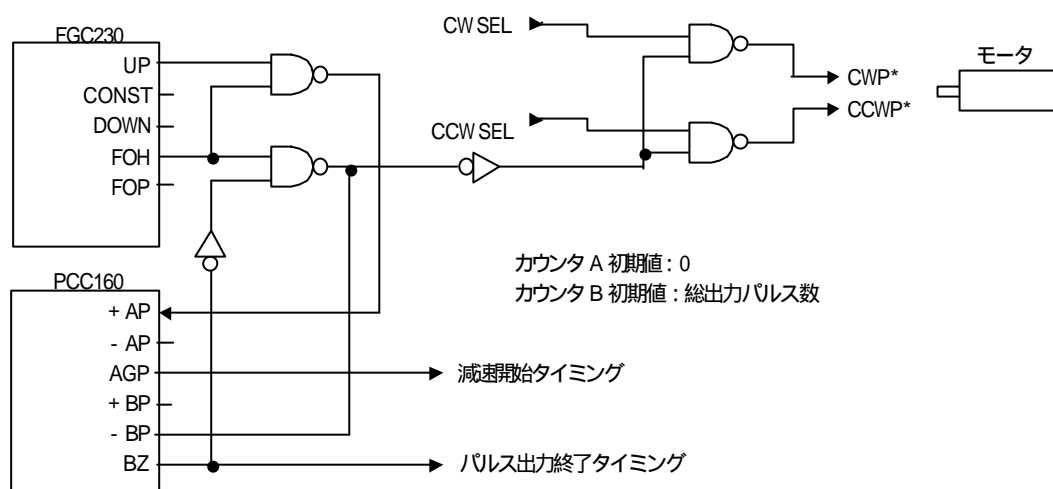


### 3-3 モータコントローラ作成のための補助カウンタ

プログラマブル周波数発生 LSI FGC230(当社製)と組み合わせることにより、高速位置決めモータコントローラが容易に実現できます。

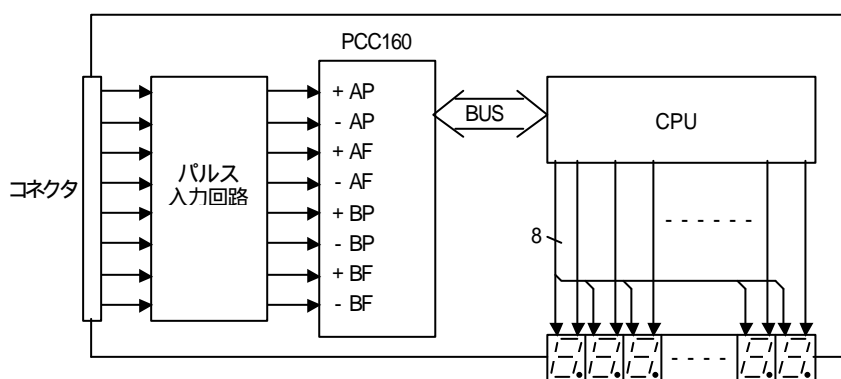


図の様な高速位置決めにおいては、PCC160, FGC230 を下記のように接続します。この場合、a 点において出力される AGB 信号が減速開始タイミングとなり、b 点において出力される BZ 信号がパルス出力終了タイミングとなります。

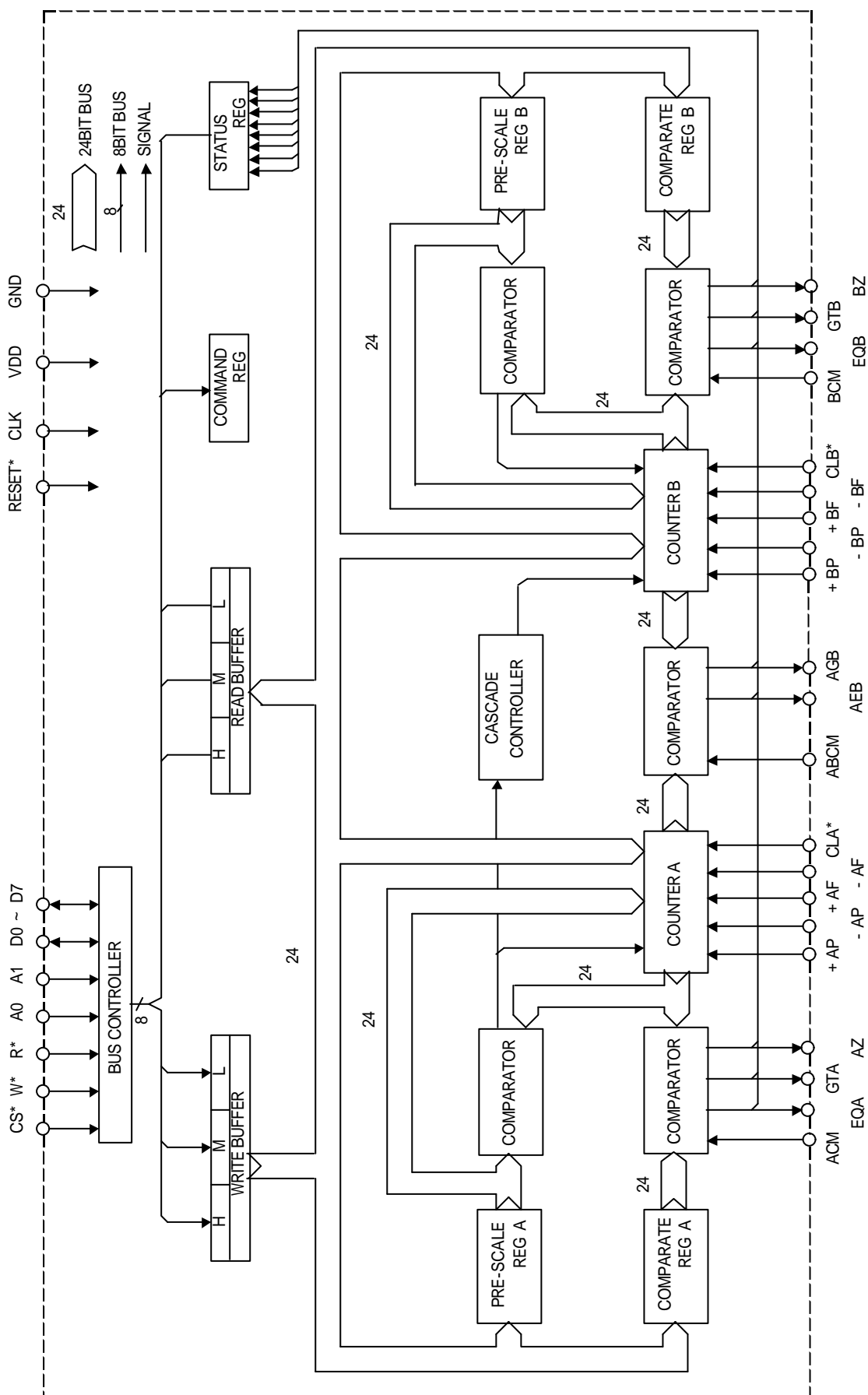


### 3-4 カウンタユニットの作成

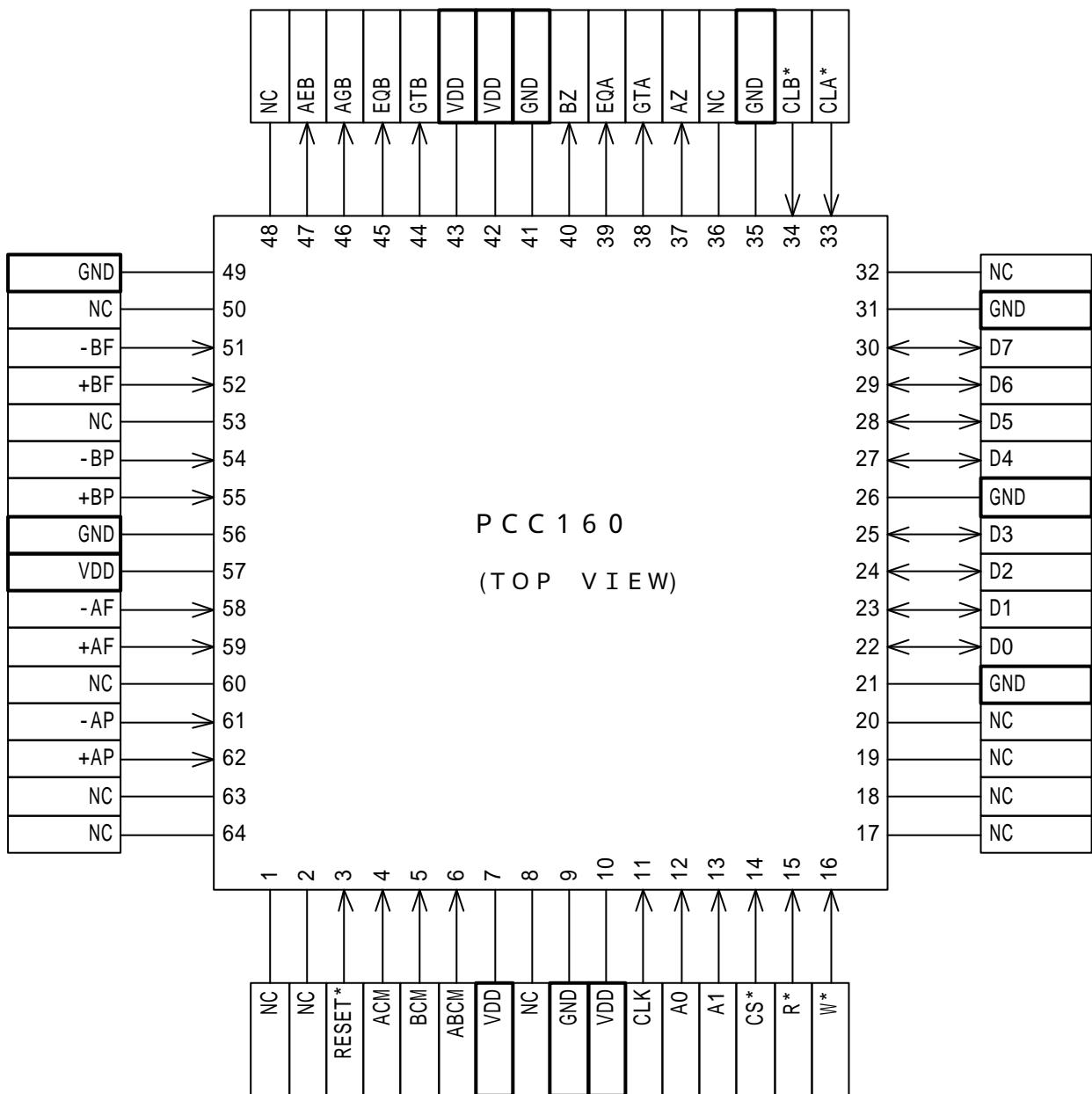
LCD または LED コントロール機能付 CPU と組み合わせることにより、パルスカウンタ表示ユニットの作成が容易になります。



## 4. 機能ブロック図



5. 端子配置図



---

## 6. 端子説明

---

- D7 ~ D0 (Data Bus) - - 3 ステート入出力  
8 ビット 3 ステートの双方向データバスです。CPU のデータバスと接続します。
- CS\* (Chip Select) - - 入力  
CS\* = 0 とすることにより PCC160 が選択されます。
- R\* (Read Strobe) - - 入力  
読み出し動作時 R\* = 0 とします。
- W\* (Write Strobe) - - 入力  
書き込み動作時 W\* = 0 とします。
- A1, A0 (Address) - - 入力  
PCC160 の持つ 4PORT を選択します。CPU のアドレスバスと接続します。
- RESET\* (Reset) - - 入力  
RESET\* = 0 により PCC160 はリセットされ、カウンタ A, B およびコンパレートレジスタ A, B は全て 000000H に、またプリスケールデータ A, B は全て FFFFFFFH に初期値設定されます。
- CLK (Clock) - - 入力  
動作のための基準クロックを入力します。PCC160 の動作スピードは、CLK 入力により決定されます。
- ACM (A Compare Mode) - - 入力  
カウンタ A : コンパレートレジスタ A の比較モードを選択します。  
ACM = 0 - - 2 の補数比較  
ACM = 1 - - 2 進数絶対値比較 (2-4 コンパレート機能 参照)  
カスケードモード指定時、当端子の指定が 48 ビットコンパレータに影響することはありません。
- BCM (B Compare Mode) - - 入力  
カウンタ B : コンパレートレジスタ B の比較モードを選択します。  
また、カスケードモード指定時には 48 ビットカウントデータ : 48 ビットコンパレートレジスタの比較モードを選択します。  
BCM = 0 - - 2 の補数比較  
BCM = 1 - - 2 進数絶対値比較 (2-4 コンパレート機能 参照)
- ABCM (AB Compare Mode) - - 入力  
カウンタ A : カウンタ B の比較モードを選択します。  
ABCM = 0 - - 2 の補数比較  
ABCM = 1 - - 2 進数絶対値比較 (2-4 コンパレート機能 参照)
- +AP (+A Pulse) - - 入力  
立ち上がりエッジによりカウンタ A の値を + 1 します。
- -AP (-A Pulse) - - 入力  
立ち上がりエッジによりカウンタ A の値を - 1 します。
- +AF (+A Feed Pulse) - - 入力  
UP/DOWN パルス入力モード時には、立ち上がりエッジによりカウンタ A の値を + 1 します。  
2 相信号入力モード時には、カウンタ A 用の A 相信号を入力します。
- -AF (-A Feed Pulse) - - 入力  
UP/DOWN パルス入力モード時には、立ち上がりエッジによりカウンタ A の値を - 1 します。  
2 相信号入力モード時には、カウンタ A 用の B 相信号を入力します。

- +BP ( + B Pulse ) - - 入力 (注2 )  
立ち上がりエッジによりカウンタ B の値を +1 します。
- - BP ( - B Pulse ) - - 入力 (注2 )  
立ち上がりエッジによりカウンタ B の値を - 1 します。
- +BF ( + B Feed Pulse ) - - 入力 (注2 )  
UP/DOWN パルス入力モード時には、立ち上がりエッジによりカウンタ B の値を +1 します。  
2 相信号入力モード時には、カウンタ B 用の A 相信号を入力します。
- - BF ( - B Feed Pulse ) - - 入力 (注2 )  
UP/DOWN パルス入力モード時には、立ち上がりエッジによりカウンタ B の値を - 1 します。  
2 相信号入力モード時には、カウンタ B 用の B 相信号を入力します。
- AZ ( A Zero ) - - 出力  
カウンタ A = 000000H のとき AZ = 1 となり、それ以外のとき AZ = 0 となります。
- GTA ( Great A ) - - 出力  
カウンタ A > コンパレートレジスタ A のとき GTA = 1 となり、それ以外のとき GTA = 0 となります。
- EQA ( Equal A ) - - 出力  
カウンタ A = コンパレートレジスタ A のとき EQA = 1 となり、それ以外のとき EQA = 0 となります。
- BZ ( B Zero ) - - 出力  
カウンタ B = 000000H のとき BZ = 1 となり、それ以外のとき BZ = 0 となります。  
カスケードモード指定による 48 ビットカウンタ時 48 ビットカウンタ = 000000000000H のとき BZ = 1 となり、それ以外のとき BZ = 0 となります。( 12-2 48 ビットカウンタの構成 参照)
- GTB ( Great B ) - - 出力  
カウンタ B > コンパレートレジスタ B のとき GTB = 1 となり、それ以外のとき GTB = 0 となります。  
カスケードモード指定による 48 ビットカウンタ時 48 ビットカウンタ > 48 ビットコンパレートレジスタのとき GTB = 1 となり、それ以外のとき、GTB = 0 となります。( 12-2 48 ビットカウンタの構成 参照)
- EQB ( Equal B ) - - 出力  
カウンタ B = コンパレートレジスタ B のとき EQB = 1 となり、それ以外のとき EQB = 0 となります。  
カスケードモード指定による 48 ビットカウンタ時 48 ビットカウンタ = 48 ビットコンパレートレジスタのとき EQB = 1 となり、それ以外のとき、EQB = 0 となります。( 12-2 48 ビットカウンタの構成 参照)
- AGB ( A Greater than B ) - - 出力  
カウンタ A > カウンタ B のとき AGB = 1 となり、それ以外のとき AGB = 0 となります。
- AEB ( A Equal B ) - - 出力  
カウンタ A = カウンタ B のとき AEB = 1 となり、それ以外のとき AEB = 0 となります。
- CLA\* ( Clear A ) - - 入力  
カウンタ A を 0 クリアするための入力端子です。  
レベルクリアモード時は CLA\* = 0 入力中また、エッジクリアモード時は CLA\* の立下りエッジ検出時にカウンタ A を 0 クリアします。
- CLB\* ( Clear B ) - - 入力  
カウンタ B を 0 クリアするための入力端子です。  
レベルクリアモード時は CLB\* = 0 入力中また、エッジクリアモード時は CLB\* の立下りエッジ検出時にカウンタ B を 0 クリアします。

注2 カスケードモード指定による 48 ビットカウンタ時 カウンタ B 用の入力端子 + BP, - BP, + BF, - BF は全て無効となり、カウンタ B はカウンタ A からのキャリー、ポローのみによりカウント処理を行います。

## 7. ADDRESSING および PORT 説明

### 7-1 ADDRESSING

PCC160 の ADDRESSING は下記の通りです。

A1	A0	CS*	R*	W*	PORT NAME
0	0	0	1	0	COMMAND WRITE
0	1	0	1	0	DATA1 ( $2^{23} \sim 2^{16}$ ) WRITE
1	0	0	1	0	DATA2 ( $2^{15} \sim 2^8$ ) WRITE
1	1	0	1	0	DATA3 ( $2^7 \sim 2^0$ ) WRITE
0	0	0	0	1	STATUS READ
0	1	0	0	1	DATA1 ( $2^{23} \sim 2^{16}$ ) READ
1	0	0	0	1	DATA2 ( $2^{15} \sim 2^8$ ) READ
1	1	0	0	1	DATA3 ( $2^7 \sim 2^0$ ) READ
-	-	上記以外			-

### 7-2 PORT 説明

#### 7-2-1 COMMAND WRITE PORT

PCC160 に対し、各種コマンドを書き込みます。コマンドの詳細については 8コマンド説明 を参照ください

#### 7-2-2 DATA1, 2, 3 WRITE PORT

PCC160 に対し、各種データを書き込みます。PORT と Bit の対応は下記の通りです。

DATA1 PORT

D7	- - - $2^{23}$
D6	- - - $2^{22}$
D5	- - - $2^{21}$
D4	- - - $2^{20}$
D3	- - - $2^{19}$
D2	- - - $2^{18}$
D1	- - - $2^{17}$
D0	- - - $2^{16}$

DATA2 PORT

D7	- - - $2^{15}$
D6	- - - $2^{14}$
D5	- - - $2^{13}$
D4	- - - $2^{12}$
D3	- - - $2^{11}$
D2	- - - $2^{10}$
D1	- - - $2^9$
D0	- - - $2^8$

DATA3 PORT

D7	- - - $2^7$
D6	- - - $2^6$
D5	- - - $2^5$
D4	- - - $2^4$
D3	- - - $2^3$
D2	- - - $2^2$
D1	- - - $2^1$
D0	- - - $2^0$

#### 7-2-3 STATUS READ PORT

PCC160 より、コンパレート結果等を読み出します。各 Bit は同名の出力信号と同じタイミングでセットされます。

D7	- - - AEB (A Equal B)	- - - カウンタ A = カウンタ B
D6	- - - AGB (A Greater than B)	- - - カウンタ A > カウンタ B
D5	- - - EQB (Equal B)	- - - カウンタ B = コンパレートレジスタ B (注3)
D4	- - - GTB (Great B)	- - - カウンタ B > コンパレートレジスタ B (注4)
D3	- - - BZ (B Zero)	- - - カウンタ B = 000000H (注5)
D2	- - - EQA (Equal A)	- - - カウンタ A = コンパレートレジスタ A
D1	- - - GTA (Great A)	- - - カウンタ A > コンパレートレジスタ A
D0	- - - AZ (A Zero)	- - - カウンタ A = 000000H

注3 カスケードモード指定による 48 ビットカウント時  
“ 48 ビットカウンタ = 48 ビットコンパレートレジスタ ” となります。

注4 カスケードモード指定による 48 ビットカウント時  
“ 48 ビットカウンタ > 48 ビットコンパレートレジスタ ” となります。

注5 カスケードモード指定による 48 ビットカウント時  
“ 48 ビットカウンタ = 000000000000H ” となります。

#### 7-2-4 DATA1, 2, 3 READ PORT

PCC160 より、各種データを読み出します。PORT と Bit の対応は下記の通りです。

DATA1 PORT

D7	- - -	$2^{23}$
D6	- - -	$2^{22}$
D5	- - -	$2^{21}$
D4	- - -	$2^{20}$
D3	- - -	$2^{19}$
D2	- - -	$2^{18}$
D1	- - -	$2^{17}$
D0	- - -	$2^{16}$

DATA2 PORT

D7	- - -	$2^{15}$
D6	- - -	$2^{14}$
D5	- - -	$2^{13}$
D4	- - -	$2^{12}$
D3	- - -	$2^{11}$
D2	- - -	$2^{10}$
D1	- - -	$2^9$
D0	- - -	$2^8$

DATA3 PORT

D7	- - -	$2^7$
D6	- - -	$2^6$
D5	- - -	$2^5$
D4	- - -	$2^4$
D3	- - -	$2^3$
D2	- - -	$2^2$
D1	- - -	$2^1$
D0	- - -	$2^0$

## 8. コマンド説明

### 8-1 コマンド一覧表

コマンドには下記の 30 種類が用意されています。

D7	D6	D5	D4	D3	D2	D1	D0	CODE	COMMAND NAME
0	0	0	0	0	0	0	0	00H	COUNTER A WRITE
0	0	0	0	0	0	0	1	01H	COMPARATOR A WRITE
0	0	0	0	0	0	1	0	02H	COUNTER B WRITE
0	0	0	0	0	0	1	1	03H	COMPARATOR B WRITE
0	0	0	0	0	1	0	0	04H	COUNTER A READ
0	0	0	0	0	1	0	1	05H	COMPARATOR A READ
0	0	0	0	0	1	1	0	06H	COUNTER B READ
0	0	0	0	0	1	1	1	07H	COMPARATOR B READ
0	0	0	0	1	0	0	0	08H	PRE-SCALER A WRITE
0	0	0	0	1	0	0	1	09H	PRE-SCALER B WRITE
0	0	0	0	1	0	1	0	0AH	PRE-SCALER A READ
0	0	0	0	1	0	1	1	0BH	PRE-SCALER B READ
0	0	0	0	1	1	0	0	0CH	SYNCHRONOUS WRITE
0	0	0	0	1	1	0	1	0DH	SYNCHRONOUS READ
0	0	0	0	1	1	1	0	0EH	LEVEL CLEAR MODE SET
0	0	0	0	1	1	1	1	0FH	EDGE CLEAR MODE SET
0	0	0	1	0	0	0	0	10H	A PULSE MODE SET
0	0	0	1	0	0	0	1	11H	A 2-PHASE ×1 MODE SET
0	0	0	1	0	0	1	0	12H	A 2-PHASE ×2 MODE SET
0	0	0	1	0	0	1	1	13H	A 2-PHASE ×4 MODE SET
0	0	0	1	0	1	0	0	14H	A COUNT ENABLE SET
0	0	0	1	0	1	0	1	15H	A COUNT DISABLE SET
0	0	0	1	0	1	1	0	16H	SEPARATE MODE SET
0	0	0	1	0	1	1	1	17H	CASCADE MODE SET
0	0	0	1	1	0	0	0	18H	B PULSE MODE SET
0	0	0	1	1	0	0	1	19H	B 2-PHASE ×1 MODE SET
0	0	0	1	1	0	1	0	1AH	B 2-PHASE ×2 MODE SET
0	0	0	1	1	0	1	1	1BH	B 2-PHASE ×4 MODE SET
0	0	0	1	1	1	0	0	1CH	B COUNT ENABLE SET
0	0	0	1	1	1	0	1	1DH	B COUNT DISABLE SET
上記以外									使用禁止



## 8-2 コマンド機能説明

---

### 8-2-1 COUNTER A WRITE コマンド (CODE = 00H )

カウンタ A に対し、データを書き込むためのコマンドです。( 9-1 書き込みコマンドの実行例 参照)

カスケードモード指定による 48 ビットカウント時には、当コマンドの後 SYNCHRONOUS WRITE コマンドを実行することによりデータを書き込むことができます。( 9-3 48 ビットカウンタの書き込み例 参照)

### 8-2-2 COMPARATOR A WRITE コマンド (CODE = 01H )

コンパレートレジスタ A に対しデータを書き込むためのコマンドです。( 9-1 書き込みコマンドの実行例 参照)

### 8-2-3 COUNTER B WRITE コマンド (CODE = 02H )

カウンタ B に対し、データを書き込むためのコマンドです。( 9-1 書き込みコマンドの実行例 参照)

カスケードモード指定による 48 ビットカウント時には、当コマンドの後 SYNCHRONOUS WRITE コマンドを実行することによりデータを書き込むことができます。( 9-3 48 ビットカウンタの書き込み例 参照)

### 8-2-4 COMPARATOR B WRITE コマンド (CODE = 03H )

コンパレートレジスタ B に対しデータを書き込むためのコマンドです。( 9-1 書き込みコマンドの実行例 参照)

### 8-2-5 COUNTER A READ コマンド (CODE = 04H )

カウンタ A より、データを読み出すためのコマンドです。( 9-2 読み出しコマンドの実行例 参照)

カスケードモード指定による 48 ビットカウント時には、当コマンドの前に SYNCHRONOUS READ コマンドを実行することによりデータを読み出すことができます。( 9-4 48 ビットカウンタの読み出し例 参照)

### 8-2-6 COMPARATOR A READ コマンド (CODE = 05H )

コンパレートレジスタ A よりデータを読み出すためのコマンドです。( 9-2 読み出しコマンドの実行例 参照)

### 8-2-7 COUNTER B READ コマンド (CODE = 06H )

カウンタ B より、データを読み出すためのコマンドです。( 9-2 読み出しコマンドの実行例 参照)

カスケードモード指定による 48 ビットカウント時には、当コマンドの前に SYNCHRONOUS READ コマンドを実行することによりデータを読み出すことができます。( 9-4 48 ビットカウンタの読み出し例 参照)

### 8-2-8 COMPARATOR B READ コマンド (CODE = 07H )

コンパレートレジスタ B よりデータを読み出すためのコマンドです。( 9-2 読み出しコマンドの実行例 参照)

### 8-2-9 PRE-SCALER A WRITE コマンド (CODE = 08H )

プリスケラ A に対しデータを書き込むためのコマンドです。( 9-1 書き込みコマンドの実行例 参照)

なお、リセット後、プリスケールデータは FFFFFFFH となっています。

### 8-2-10 PRE-SCALER B WRITE コマンド (CODE = 09H )

プリスケラ B に対しデータを書き込むためのコマンドです。( 9-1 書き込みコマンドの実行例 参照)

なお、リセット後、プリスケールデータは FFFFFFFH となっています。

### 8-2-11 PRE-SCALER A READ コマンド (CODE = 0AH )

プリスケラ A よりデータを読み出すためのコマンドです。( 9-2 読み出しコマンドの実行例 参照)

### 8-2-12 PRE-SCALER B READ コマンド (CODE = 0BH )

プリスケラ B よりデータをを読み出すためのコマンドです。( 9-2 読み出しコマンドの実行例 参照)

#### 8-2-13 SYNCHRONOUS WRITE コマンド (CODE = 0CH )

カスケードモード指定による 48 ビットカウント時のみ有効なコマンドであり、カウンタ A 及びカウンタ B の各 24 ビットに対し、同期書き込みを行います。当コマンドの前に COUNTER A WRITE, COUNTER B WRITE コマンドにより、書き込みデータを予備バッファに設定しておく必要があります。(9-3 48 ビットカウンタの書き込み例 参照)

#### 8-2-14 SYNCHRONOUS READ コマンド (CODE = 0DH )

カスケードモード指定による 48 ビットカウント時のみ有効なコマンドであり、カウンタ A 及びカウンタ B の各 24 ビットを予備バッファに同期ラッチします。当コマンドの後 COUNTER A READ, COUNTER B READ コマンドにより、データを読み出すことができます。(9-4 48 ビットカウンタの読み出し例 参照)

#### 8-2-15 LEVEL CLEAR MODE SET コマンド (CODE = 0EH )

CLA\*, CLB\* 信号による、カウンタ A, カウンタ B の 0 クリアタイミングを指定するコマンドです。

当コマンドにより、CLA\* = 0, CLB\* = 0 入力中にカウンタ A, カウンタ B が 0 クリアされる“レベルクリアモード”となります。

なお、リセット後は“レベルクリアモード”となっています。

#### 8-2-16 EDGE CLEAR MODE SET コマンド (CODE = 0FH )

CLA\*, CLB\* 信号によるカウンタ A, カウンタ B の 0 クリアタイミングを指定するコマンドです。

当コマンドにより CLA\*, CLB\* 信号の立下りエッジ検出時のみカウンタ A, カウンタ B が 0 クリアされる“エッジクリアモード”となります。

#### 8-2-17 A PULSE MODE SET コマンド (CODE = 10H )

カウンタ A 用入力端子 + AF / - AF を“UP/DOWN パルス入力モード”に指定するコマンドです。

なお、リセット後は“UP/DOWN パルス入力モード”となっています。

#### 8-2-18 A 2-PHASE × 1 MODE SET コマンド (CODE = 11H )

カウンタ A 用入力端子 + AF / - AF を“2 相信号入力 1 通倍カウントモード”に指定するコマンドです。

#### 8-2-19 A 2-PHASE × 2 MODE SET コマンド (CODE = 12H )

カウンタ A 用入力端子 + AF / - AF を“2 相信号入力 2 通倍カウントモード”に指定するコマンドです。

#### 8-2-20 A 2-PHASE × 4 MODE SET コマンド (CODE = 13H )

カウンタ A 用入力端子 + AF / - AF を“2 相信号入力 4 通倍カウントモード”に指定するコマンドです。

#### 8-2-21 A COUNT ENABLE SET コマンド (CODE = 14H )

カウンタ A に対し、カウント動作を可能にするコマンドです。

なお、リセット後は、カウント可能な状態となっています。

#### 8-2-22 A COUNT DISABLE SET コマンド (CODE = 15H )

カウンタ A に対し、カウント動作を禁止するコマンドです。

このコマンドが実行された場合、A COUNT ENABLE SET コマンドが実行されるまでの間、カウンタ A はカウント動作を行いません。

#### 8-2-23 SEPARATE MODE SET コマンド (CODE = 16H )

カウンタ A およびカウンタ B を完全に独立した 24 ビット UP/DOWN カウンタとして使用するためのコマンドです。当コマンドにより“セパレートモード”となり、カウンタ A, カウンタ B は完全に独立して機能します。

なお、リセット後は“セパレートモード”となっています。

#### 8-2-24 CASCADE MODE SET コマンド (CODE = 17H )

48 ビット UP/DOWN カウンタとして使用するためのコマンドです。当コマンドにより“カスケードモード”となり、カウンタ A およびカウンタ B は内部カスケード接続された 48 ビット UP/DOWN カウンタとして機能します。

8-2-25 B PULSE MODE SET コマンド (CODE = 18H )

カウンタ B 用入力端子 + BF / - BF を“UP/DOWN パルス入力モード”に指定するコマンドです。  
なお、リセット後は“UP/DOWN パルス入力モード”となっています。

8-2-26 B 2-PHASE × 1 MODE SET コマンド (CODE = 19H )

カウンタ B 用入力端子 + BF / - BF を“2相信号入力 1 週倍カウントモード”に指定するコマンドです。

8-2-27 B 2-PHASE × 2 MODE SET コマンド (CODE = 1AH)

カウンタ B 用入力端子 + BF / - BF を“2相信号入力 2 週倍カウントモード”に指定するコマンドです。

8-2-28 B 2-PHASE × 4 MODE SET コマンド (CODE = 1BH)

カウンタ B 用入力端子 + BF / - BF を“2相信号入力 4 週倍カウントモード”に指定するコマンドです。

8-2-29 B COUNT ENABLE SET コマンド (CODE = 1CH)

カウンタ B に対し、カウント動作を可能にするコマンドです。  
なお、リセット後は、カウント可能な状態となっています。

8-2-30 B COUNT DISABLE SET コマンド (CODE = 1DH )

カウンタ B に対し、カウント動作を禁止するコマンドです。  
このコマンドが実行された場合、B COUNT ENABLE SET コマンドが実行されるまでの間、カウンタ B はカウント動作を行いません。

8-2-31 使用禁止コマンド

使用を禁止します。当コマンドを実行した場合、内部テスト回路が起動し、CLA\*、CLB\*入力端子が内部タイミング出力端子となる可能性があります。

## 9. プログラム例

ここでは ANCI-C による PCC160 へのコマンド実行例を示します。この例ではコマンドの実行全てをサブルーチンにより行います。

なお、本 PC160 の I/O アドレスは 0300H 番地とします。

```
#include "math.h"

/* * * * * *
I/O アドレス定義
* * * * */

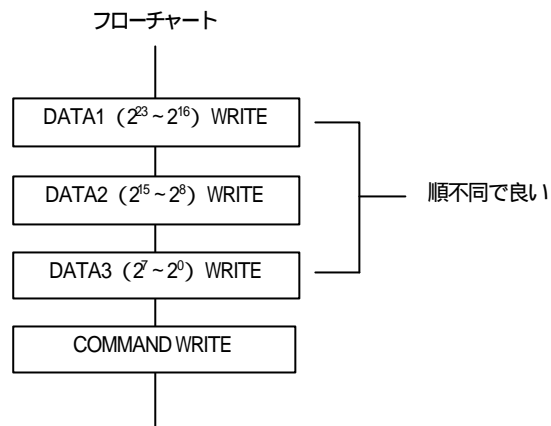
#define CMD    0x0300    /*コマンドポートアドレス*/
#define STS    0x0300    /*ステータスポートアドレス*/
#define DT1    0x0301    /*データ1ポートアドレス*/
#define DT2    0x0302    /*データ2ポートアドレス*/
#define DT3    0x0303    /*データ3ポートアドレス*/
```

### 9-1 書き込みコマンドの実行例

各種データ書き込みコマンド及びデータ書き込みを伴わないコマンドの実行例を示します。この例に該当するのは、下表のコマンドです。

COMMAND NAME	HEX CODE
COUNTER A WRITE(但し、セパレートモード時のみ)	00h
COMPARATOR A WRITE	01h
COUNTER B WRITE(但し、セパレートモード時のみ)	02h
COMPARATOR B WRITE	03h
PRE-SCALER A WRITE	08h
PRE-SCALER B WRITE	09h
LEVEL CLEAR MODE SET (注6)	0Eh
EDGE CLEAR MODE SET (注6)	0Fh
A PULSE MODE SET (注6)	10h
A2-PHASE×1 MODE SET (注6)	11h
A2-PHASE×2 MODE SET (注6)	12h
A2-PHASE×4 MODE SET (注6)	13h
A COUNT ENABLE SET (注6)	14h
A COUNT DISABLE SET (注6)	15h
SEPARATE MODE SET (注6)	16h
CASCADE MODE SET (注6)	17h
B PULSE MODE SET (注6)	18h
B2-PHASE×1 MODE SET (注6)	19h
B2-PHASE×2 MODE SET (注6)	1Ah
B2-PHASE×4 MODE SET (注6)	1Bh
B COUNT ENABLE SET (注6)	1Ch
B COUNT DISABLE SET (注6)	1Dh

注6 データ書き込みを伴わないコマンドでは、本来 DATA1, 2, 3 WRITE PORT へのデータ書き込みの必要はありません。しかし、プログラムの簡素化を計るため、この例では、データ書き込みコマンドと同様の扱いとしています。この場合、書き込まれるデータには、何の制約もありません。



```

/* * * * * *
書き込みコマンドサブルーチン
入力  int cmd コマンド
      long data 書き込みデータ
出力  無し
* * * * *

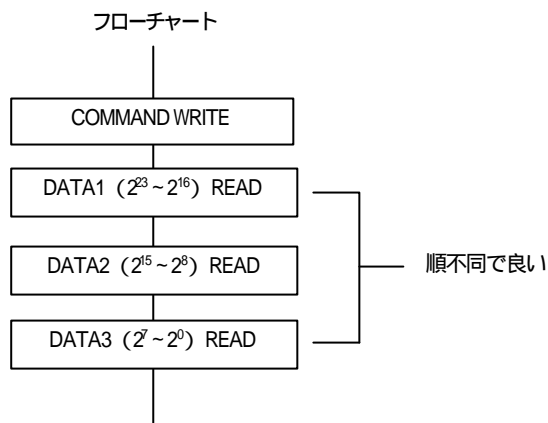
void  cmd_w(int cmd,long data)
{
    outp(DT1, (data >> 16) & 0xff);    /*データ 1(D23-D16)書き込み*/
    outp(DT2, (data >> 8) & 0xff);     /*データ 2(D15-D8 )書き込み*/
    outp(DT3, data & 0xff);           /*データ 3(D7 -D0 )書き込み*/
    outp(CMD, cmd);                  /*コマンド書き込み*/
}

```

## 9-2 読み出しコマンドの実行例

各種データ読み出しコマンドの実行例を示します。この例に該当するのは、下表のコマンドです。

COMMAND NAME	HEX CODE
COUNTER A READ (但し、セパレートモード時のみ)	04h
COMPARATOR A READ	05h
COUNTER B READ (但し、セパレートモード時のみ)	06h
COMPARATOR B READ	07h
PRE-SCALER A READ	0Ah
PRE-SCALER B READ	0Bh



```

/* * * * * *
読み込みコマンドサブルーチン
入力  int cmd コマンド
出力  long   読み込みデータ
* * * * *

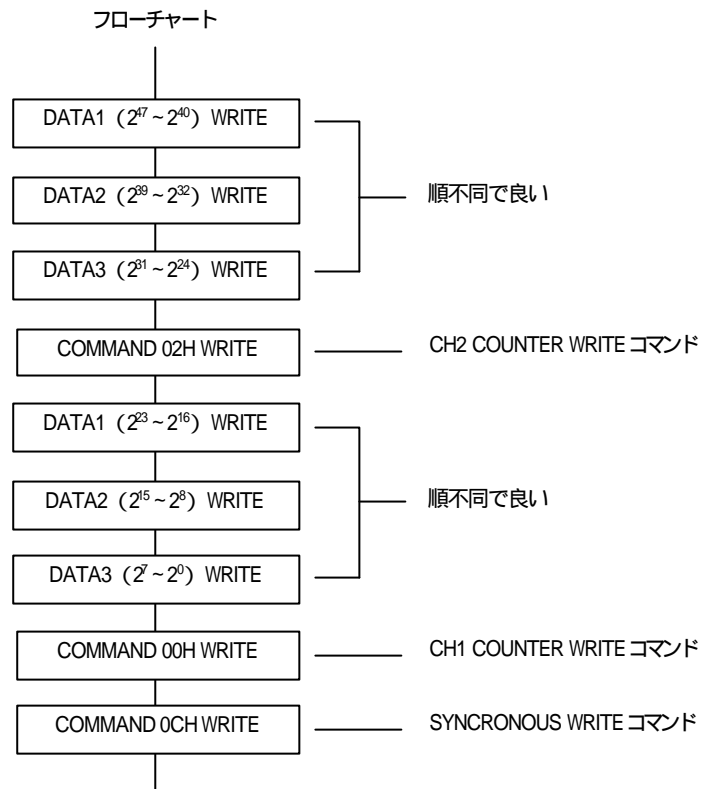
long  cmd_r(int cmd)
{
    unsigned long data;

    outp(CMD, cmd);                /*コマンド書き込み*/
    data = ((unsigned long)inp(DT1) << 16); /*データ 1(D23-D16)読み込み*/
    data |= ((unsigned long)inp(DT2) << 8); /*データ 2(D15-D8 )読み込み*/
    data |= (unsigned long)inp(DT3);        /*データ 3(D7 -D0 )読み込み*/
    if((data & 0x800000) != 0) {            /*マイナス?*/
        data |= 0xff000000;                /*データをマイナスにする*/
    }
    return(data);
}

```

### 9-3 48 ビットカウンタの書き込み例

48 ビットカウンタ (カスケードモード指定時) へのデータの書き込み例を示します。



```

/* * * * * *
カスケード書き込みサブルーチン
入力  double data  書き込みデータ
出力  無し
* * * * *

void  cas_write(double data)
{
    long dth, dtl;

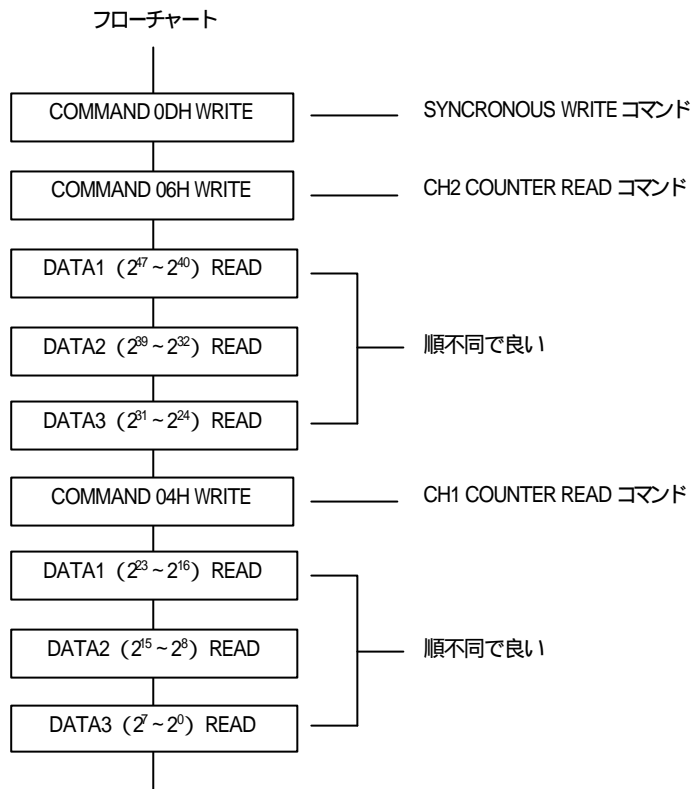
    dtl = fmod(data, 16777216.0);          /*下位(D23-D0)*/
    dth = (data-(dtl & 0xfffff)) / 16777216.0; /*上位(D47-D24)*/
    cmd_w(0x2, dth);                      /*上位(D47-D24)CH2 COUNTER 書き込み*/
    cmd_w(0x0, dtl);                      /*下位(D23-D0) CH1 COUNTER 書き込み*/

    outp(CMD, 0xc);                      /*SYNCHRONOUS WRITE コマンド書き込み*/
}

```

## 9-4 48 ビットカウンタの読み出し例

48 ビットカウンタ (カスケードモード時) からのデータの読み出し例を示します。



```

/* * * * * *
カスケード読み込みサブルーチン
入力 無し
出力 double 読み込みデータ
* * * * */

double cas_read()
{
    double data;
    long dth, dtl;

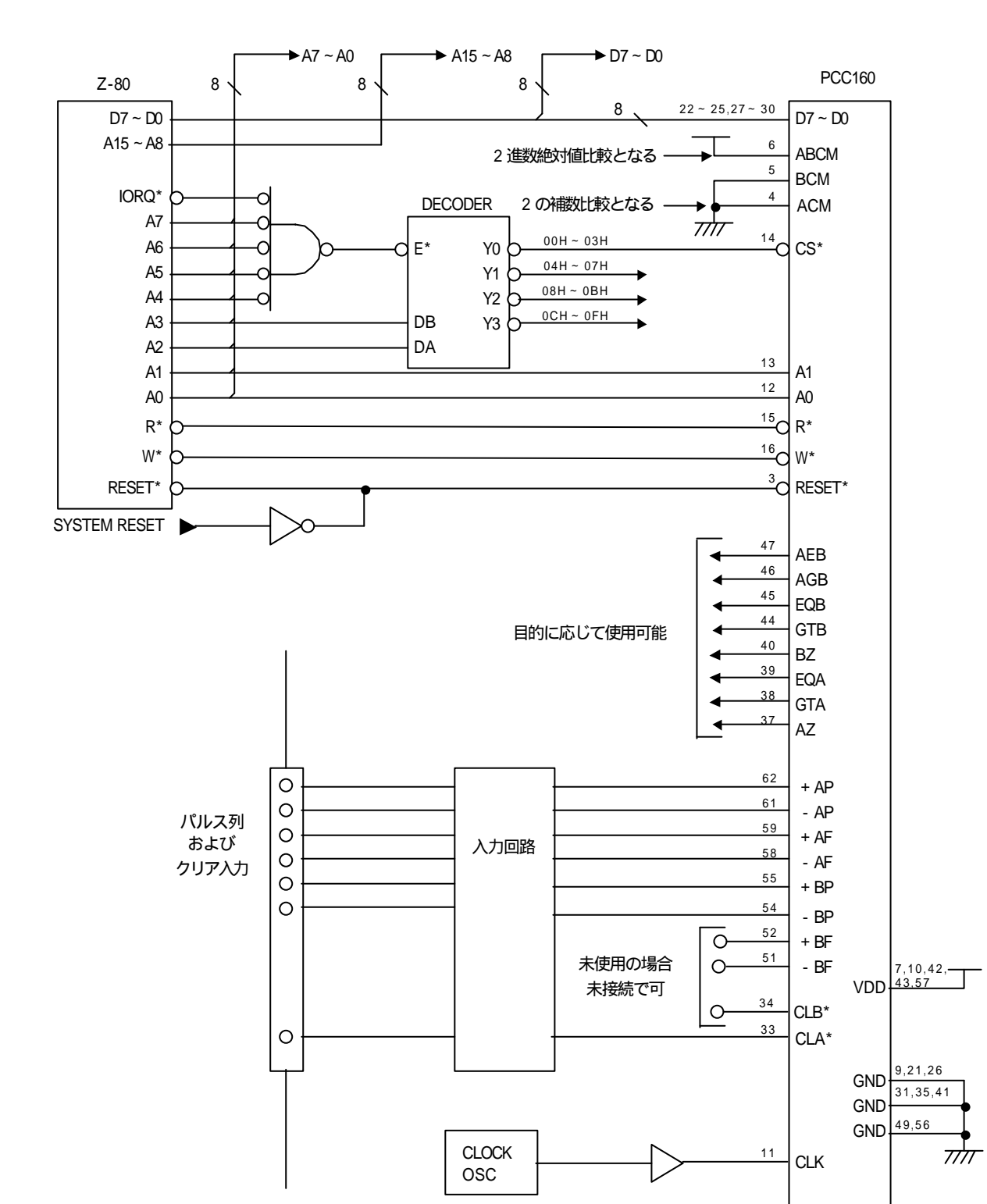
    outp(CMD, 0xd); /*SYNCHRONOUS READ コマンド書き込み*/
    dth = (cmd_r(0x6); /*D47-D24 読み込み*/
    dtl = (cmd_r(0x4) & 0xfffff); /*D23-D0 読み込み*/
    data = (double)dth * 16777216.0 + (double)dtl;
    return(data)
}

```



## 10. 周边回路例

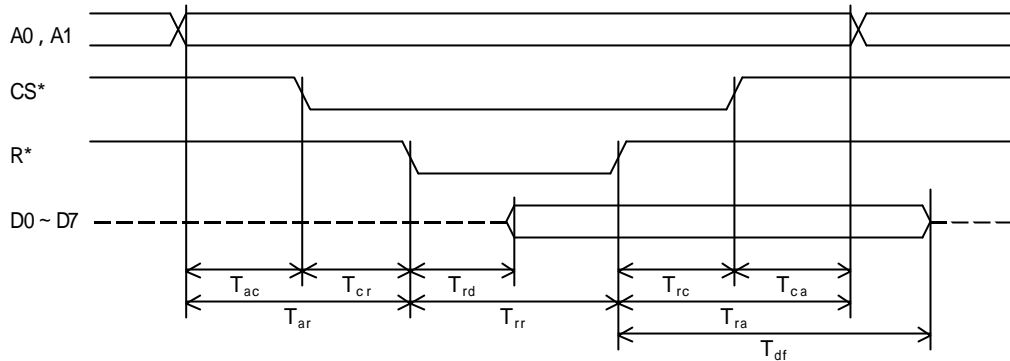
ここではCPUにZ-80を用い、PCC160のI/O番地を00H~03Hとした場合の回路例を示します



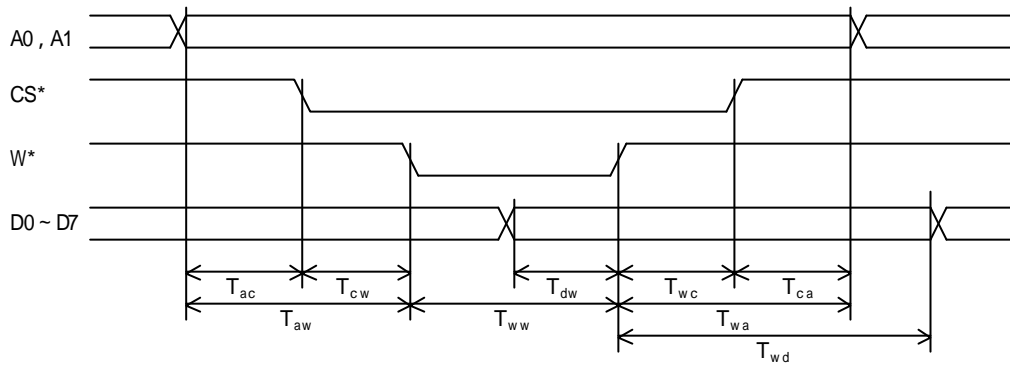
## 11. タイミング

### 11-1 データバスタイミング

#### 11-1-1 READ タイミング



#### 11-1-2 WRITE タイミング



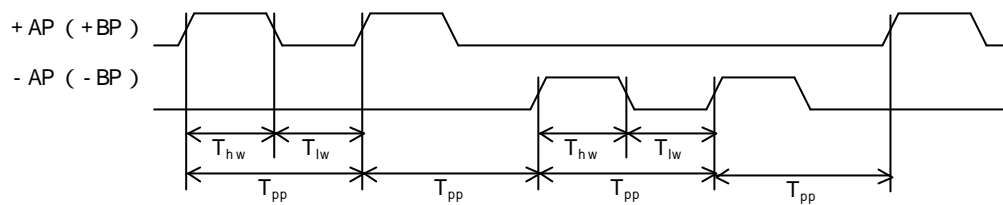
データバスタイミング表

項目	記号	MIN	MAX
アドレス安定時間 (対 CS*)	$T_{ac}$	0	
アドレス保持時間 (対 CS*)	$T_{ca}$	0	
CS*安定時間 (対 R*)	$T_{cr}$	0	
R* データ出力遅延時間	$T_{rd}$		40
CS*保持時間 (対 R*)	$T_{rc}$	0	
アドレス安定時間 (対 R*)	$T_{ar}$	0	
R*パルス幅	$T_{rr}$	50	
アドレス保持時間 (対 R*)	$T_{ra}$	0	
R* データフロード遅延時間	$T_{df}$		30
CS*安定時間 (対 W*)	$T_{cw}$	0	
データ設定時間 (対 W*)	$T_{dw}$	30	
CS*保持時間 (対 W*)	$T_{wc}$	0	
アドレス安定時間 (対 W*)	$T_{aw}$	0	
W*パルス幅	$T_{ww}$	50	
アドレス保持時間 (対 W*)	$T_{wa}$	0	
データ保持時間 (対 W*)	$T_{wd}$	0	

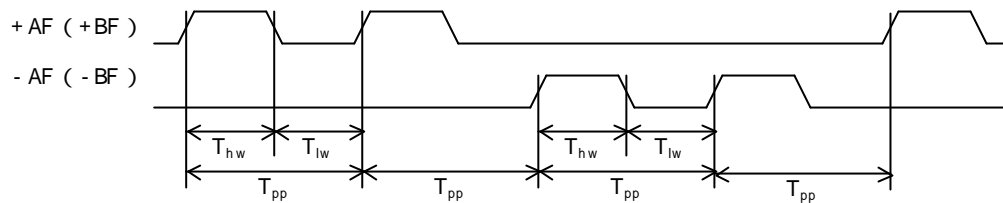
単位は nS

## 11-2 入出力信号タイミング 1

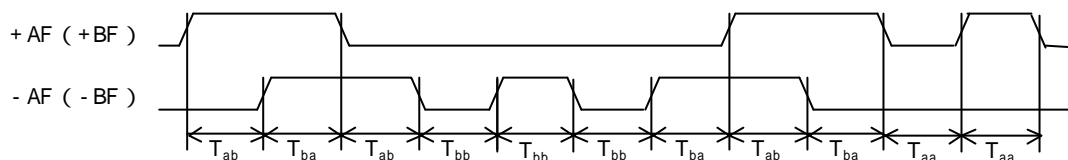
### 11-2-1 +AP, -AP (+BP, -BP) 入力タイミング



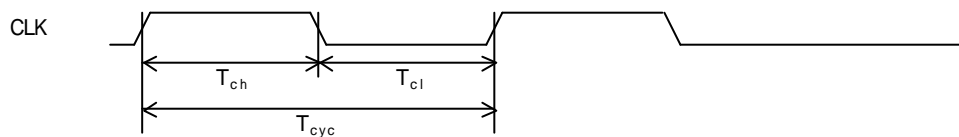
### 11-2-2 +AF, -AF (+BF, -BF) 入力タイミング - - - UP/DOWN パルス入力モード時



### 11-2-3 +AF, -AF (+BF, -BF) 入力タイミング - - - 2 相信号入力モード時



### 11-2-4 CLK 入力タイミング



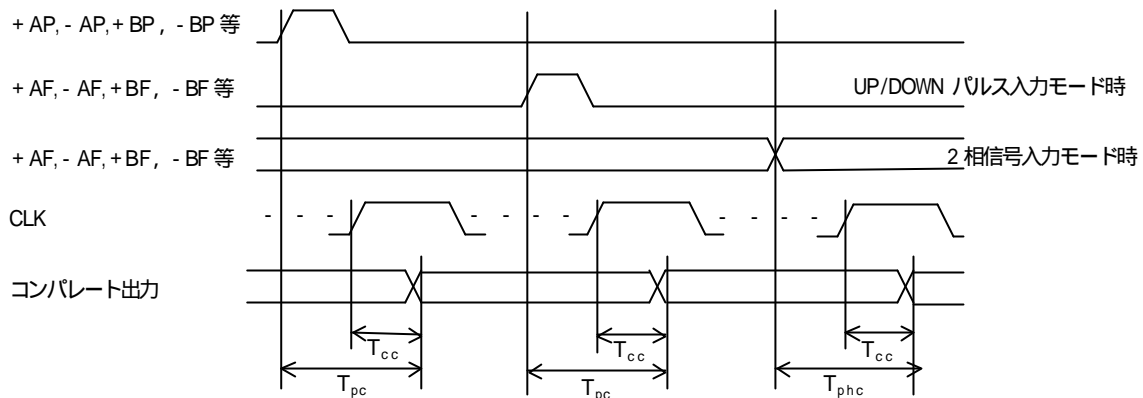
項目	記号	MIN	MAX
入力パルス幅 (H 期間)	$T_{hw}$	10	
入力パルス幅 (L 期間)	$T_{lw}$	10	
入力パルス周期	$T_{pp}$	$T_{cyc} \times 3$	
相信号変化ホールド時間	A 相 B 相	$T_{cyc} \times 2 + 20$	
	B 相 A 相	$T_{cyc} \times 2 + 20$	
	A 相 A 相 (注7)	$T_{cyc} \times 2 + 20$	
	B 相 B 相 (注7)	$T_{cyc} \times 2 + 20$	
CLK 幅 (H 期間)	$T_{ch}$	18.75	
CLK 幅 (L 期間)	$T_{cl}$	18.75	
CLK 周期	$T_{cyc}$	41.67	

単位は nS

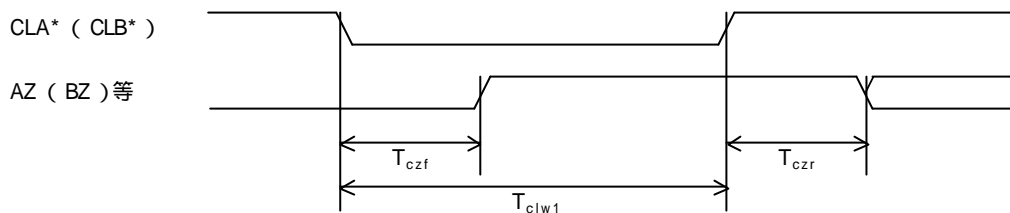
注7 相信号にチャタリングが発生した場合の規定は 12-5 相信号のチャタリング を参照ください。

## 11-3 入出力信号タイミング 2

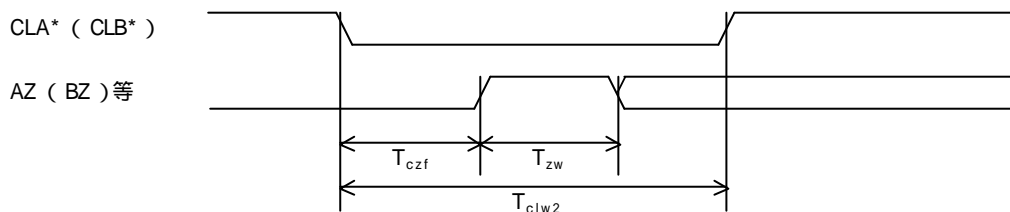
### 11-3-1 コンパレート結果出力タイミング



### 11-3-2 CLA\* ( CLB\* ) 入力タイミング - - - レベルクリアモード時



### 11-3-3 CLA\* ( CLB\* ) 入力タイミング - - - エッジクリアモード時



項目	記号	MIN	MAX
パルス入力 コンパレータ出力遅延時間	$T_{pc}$	$T_{cvc} + T_{cl}$	T1
相信号変化 コンパレータ出力遅延時間	$T_{phc}$	$T_{cyc} \times 2$	$T_{cyc} \times 4 + 30$
CLK コンパレータ出力遅延時間	$T_{cc}$	10	30
カウンタゼロ出力遅延時間 (ON 時)	$T_{czf}$	$T_{cvc} + T_{cl}$	T1
カウンタゼロ出力遅延時間 (OFF 時) (注 8)	$T_{czr}$	$T_{cvc} + T_{cl}$	
カウンタゼロ出力期間 (注 9)	$T_{zw}$	$T_{cvc} - 20$	
クリア信号入力幅 (レベルクリアモード時)	$T_{clw1}$	$T_{cyc} \times 2$	
クリア信号入力幅 (エッジクリアモード時) (注 10)	$T_{clw2}$	10	

単位は nS

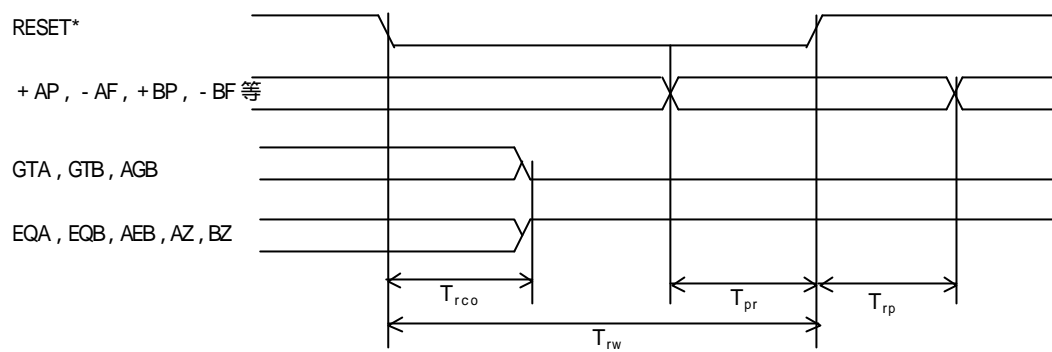
$$T1 = T_{cyc} \times 3 + T_{cl} + 30$$

注8 CLA\* ( CLB\* ) 信号 OFF (立上り) の前  $T_{cyc} \times 3$  以内に入力された UP/DOWN パルスおよび 2 相信号はカウンタに反映される場合があります、ここに示す MIN 値はその場合のものです。

注9 CLA\* ( CLB\* ) 信号 ON (立下り) の前  $T_{cyc} \times 2$  以内に入力された UP/DOWN パルスおよび 2 相信号はカウンタに反映される場合があります、ここに示す MIN 値はその場合のものです。

注10 CLA\* ( CLB\* ) 信号 ON (立下り) の後  $T_{cyc} \times 3$  以内に入力された UP/DOWN パルスおよび 2 相信号はカウンタに反映されない場合があります。

#### 11-3-4 RESET\*入力タイミング



項目	記号	MIN	MAX
RESET* コンパレータ出力遅延時間	$T_{rco}$		200
入力信号安定時間( 対 RESET*解除 )	$T_{pr}$	$T_{cvc} \times 3$	
入力信号保持時間( 対 RESET*解除 )	$T_{rp}$	$T_{cvc} \times 3$	
RESET* 幅	$T_{rw}$	400	

単位は nS

## 12. 補足説明および使用上の注意

### 12-1 ICLK 入力周波数の選択

PCC160 の動作スピードは CLK 入力周波数により決まり、特に下記の 3 項目に対しては大きく影響します。

- 1) カウント周波数の MAX は UP/DOWN パルス入力時  $F_{CLK} / 3$  , 2 相信号 4 通倍入力時  $F_{CLK} / 2.5$  となる。  
(  $F_{CLK}$  = CLK 入力周波数 )
- 2) UP/DOWN パルス入力が入部カウンタおよびコンパレータ出力に反映されるまでには、MAX で  $T_{cyc} \times 3 + T_{cl} + 30$  ( nsec ) の時間を要する。また、A 相/B 相の 2 相信号入力が入部カウンタおよびコンパレータ出力に反映されるまでには、MAX で  $T_{cyc} \times 4 + 30$  ( nsec ) の時間を要する。
- 3) 書き込まれたコマンドが LSI 内部で完全に処理されるまでには MAX で  $T_{cyc} \times 4$  の時間を要する。従って、COMMAND WRITE 後  $T_{cyc} \times 4$  の間、本 LSI に対する書き込み、読み出し処理を行ってはならない。

以上の 3 項目の内、ソフトウェアに関するものは 3) であり、このソフトウェアの負担をなくすには CPU の 1 命令実行時間  $> T_{cyc} \times 4$  となるような  $F_{CLK}$  を選択することです。こうすることにより、3) に対する考慮は不用となり、9 プログラム例 で示した通りのプログラムでコントロールすることができます。

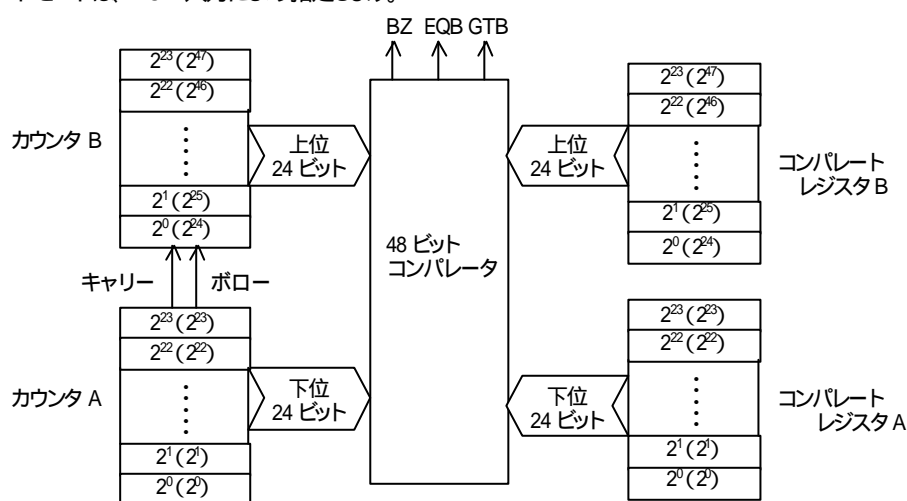
以上を総合すると  $F_{CLK}$  は下記に示される 2 つの式を満足するものが良いということになります。

$$F_{CLK} > 3 \times \text{希望の MAX カウント周波数}$$

$$F_{CLK} > 4 / \text{CPU の 1 命令実行時間}$$

### 12-2 48 ビットカウンタの構成

PCC160 は、2 チャンネルの 24 ビット UP/DOWN カウンタを内蔵していますが、カスケードモード指定とした場合、2 チャンネルのカウンタを内部カスケード接続し、48 ビット UP/DOWN カウンタとすることができます。この場合図のような構成となり、カウンタ B = 上位 24 ビット、カウンタ A = 下位 24 ビットとして機能します。48 ビットのコンパレート結果は、BZ, EQB, GTB に出力され、コンパレートモードは、BCM 入力により指定します。



( ) 内が 48 ビットカウンタ動作時を示します。

## 12-3 プリスケール機能

PCC160 には、カウント範囲を指定できるプリスケール機能があります。プリスケール機能を用いた場合、カウント動作は下記の通りになります。

- ・指定したプリスケール値 (  $n$  ) にカウントデータが一致した場合、次の Up カウントで、カウントデータを 0 とする。



- ・カウント値が 0 の場合、次の Down カウントで、プリスケール値 (  $n$  ) をロードする。



これにより、ロータリーエンコーダ等の角度管理が容易になると共に、カスケードモード指定と併用することにより

カウンタ A : 回転角度管理用カウンタ

カウンタ B : 回転磁数管理用カウンタ

のような使用方法も可能となります。

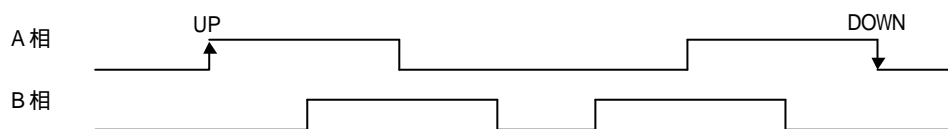
なお、プリスケールデータに 000000H を書き込んだ場合、およびカウンタが示している値よりも小さな値をプリスケールデータに書き込んだ場合、その後のカウントデータは保証されませんので注意が必要です。

## 12-4 逓倍カウント

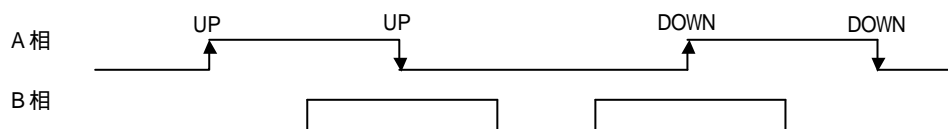
PCC160 は A 相/B 相の 2 信号を直接入力し、カウントすることができます。

2 相信号をカウントする場合、相信号のどの変化点をカウントするか の指定を行う必要があり、PCC160 ではコマンド指定により 1 逓倍, 2 逓倍, 4 逓倍を選択することができます。

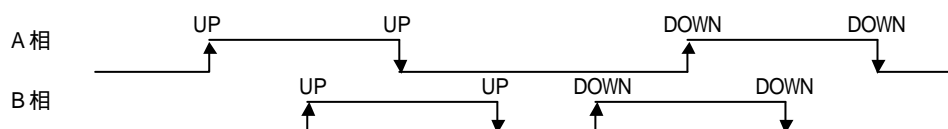
### 1) 1 逓倍カウント



### 2) 2 逓倍カウント



### 3) 4 逓倍カウント



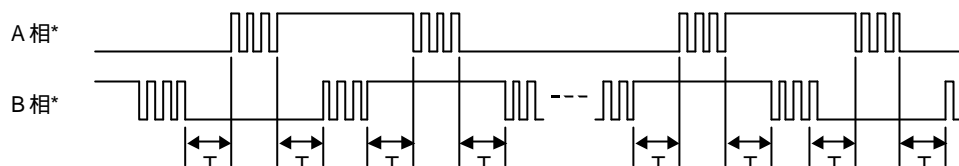
## 12-5 相信号のチャタリング

A 相/B 相の 2 相信号をカウントする場合、相信号のチャタリングをどう処理するかが重要なポイントとなります。相信号は、ロータリーエンコーダやリニアスケール等機械系から送られてくる場合が多く、微妙な振動でも確実にチャタリングが発生します。

相信号のチャタリングは、理論的には超高速 UP/DOWN 動作の繰り返しであり、これが原因で誤カウントを起こす場合が少なくありません。しかし、安易に積分回路等によりチャタリングを吸収した場合、その弊害として高速カウントに追従できなくなります。

そこで、PCC160 は、以降のタイミングが満足されている限り、カウント値を確実に保証する“デジタルフィルタ回路”を内蔵しています。

これにより、チャタリングに対する対策は特に必要ではなく、電気的ノイズに対する対策のみで良いことになり、回路設計、部材費等の負担を大幅に軽減することができます。



T  $T_{cyc} \times 2.5$  ---  $T_{cyc}$  は CLK 入力周期

## 12-6 コンパレータ出力

PCC160 にはコンパレータ出力として AEB, AGB, EQB, GTB, BZ, EQA, GTA, AZ 出力信号が用意されています。これらは STATUS READ によっても、常時モニタすることができます。

これらの信号によって判定できることは、以降の通りです。

なお、カスケードモード指定による 48 ビットカウント時については 12-2 48 ビットカウンタの構成 を参照ください。

### ・AZ 信号

カウンタ A : 000000H

### ・BZ 信号

カウンタ B : 000000H

### ・AEB, AGB 信号

AEB	AGB	状態
0	0	カウンタ A < カウンタ B
0	1	カウンタ A > カウンタ B
1	0	カウンタ A = カウンタ B
1	1	x

### ・EQA, GTA 信号

EQA	GTA	状態
0	0	カウンタ A < コンパレートレジスタ A
0	1	カウンタ A > コンパレートレジスタ A
1	0	カウンタ A = コンパレートレジスタ A
1	1	x

### ・EQB, GTB 信号

EQB	GTB	状態
0	0	カウンタ B < コンパレートレジスタ B
0	1	カウンタ B > コンパレートレジスタ B
1	0	カウンタ B = コンパレートレジスタ B
1	1	x

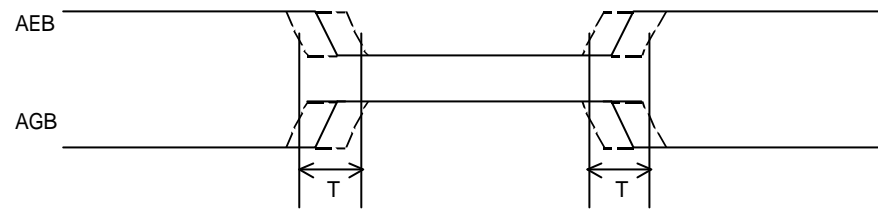
以上からも明らかなように、x に示される状態は理論的に存在しないことになります。

しかし、下記のタイミングチャートにも示すように、スレシホールドレベルの違いや、出力遅延差が原因で、“組み合わせによる判定は信用できない”場合があります。

従って、x に示される状態が検出される可能性も十分に考えられますので注意が必要です。

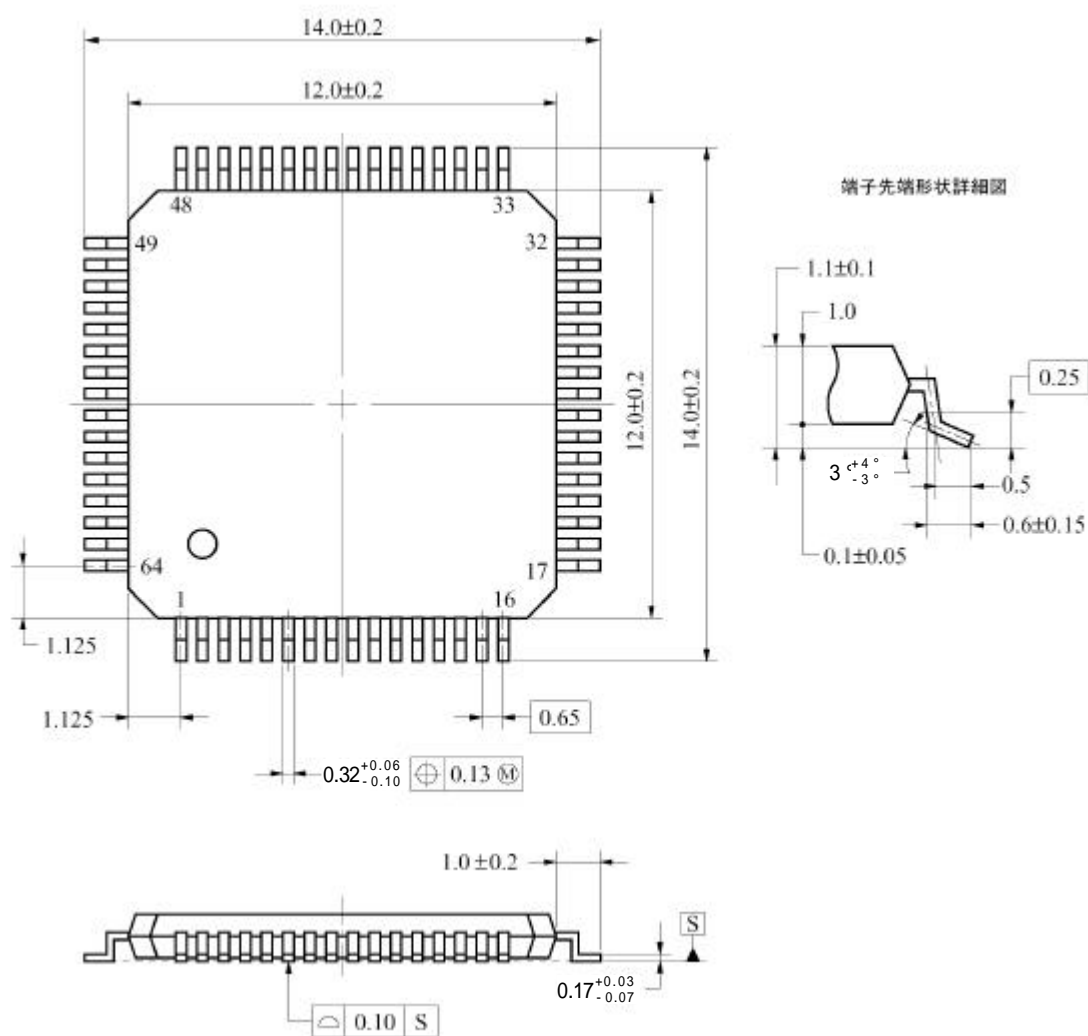


例



T の期間においては  $\begin{cases} \text{AEB} = 1 \\ \text{AGB} = 1 \end{cases}$  および  $\begin{cases} \text{AEB} = 0 \\ \text{AGB} = 0 \end{cases}$  と判定される可能性がある。  
これは EQA, GTA, および EQB, GTB についても同様です。

### 13. 外形寸法



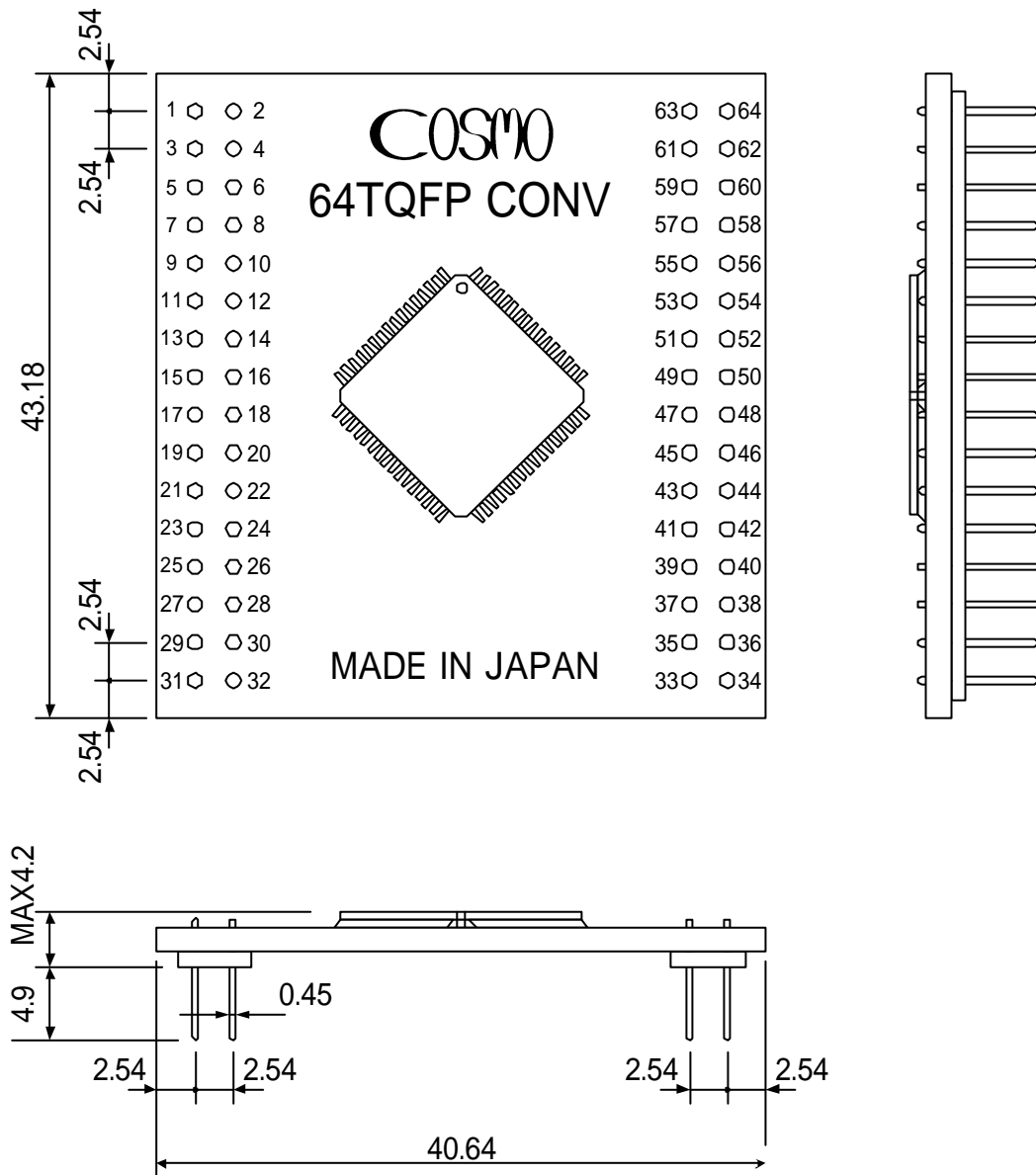
64 ピン・プラスチック TQFP (12×12) 単位 mm

## 14. ピッチ変換ボード

PCC160 は、64Pin プラスチック TQFP LSI です。そのため、試作基板製作時等の基板実装時に不都合を生じる場合があります。

そこで、これらの不都合を解消するため、PCC160 が既に実装されたミニ基板《PCC160 ピッチ変換ボード》が用意されています。この《PCC160 ピッチ変換ボード》は、ユニバーサルボード（2.54mm ピッチ）へそのまま実装することができます。

基板サイズは下記の通りです。



## 15. 定格

### ・絶対最大定格

項目	略号	定格	単位
電源電圧	$V_{DD}$	- 0.5 ~ + 6.0	V
入力電圧/出力電圧	$V_I/V_O$	- 0.5 ~ + 6.0	V
入力電流	$I_I$	20	mA
出力電流	$I_O$	20	mA
動作周囲温度	$T_a$	- 40 ~ + 85	
保存温度	$T_{stg}$	- 65 ~ + 150	

### ・推奨動作範囲

項目	略号	MIN	TYP	MAX	単位
電源電圧	$V_{DD}$	4.75	5.0	5.25	V
入力電圧	$V_I$	0		$V_{DD}$	V
ロウレベル入力電圧	$V_{IL}$	0		0.77	V
ハイレベル入力電圧	$V_{IH}$	2.29		$V_{DD}$	V
動作周囲温度	$T_a$	0		+ 70	
IQK 入力周波数	$F_{CLK}$			24	MHz

### ・DC 特性 ( $T_a = 0 \sim + 70$ , $V_{DD} = 5V \pm 5\%$ )

項目	略号	条件	MIN	TYP	MAX	単位
入力リーク電流	- $I_I$	$V_I = GND$	45	131.0	320	$\mu A$
ロウレベル出力電流	$I_{OL}$	$V_{OL} = 0.4V$	9.0			mA
ハイレベル出力電流	- $I_{OH}$	$V_{OH} = V_{DD} - 0.4V$	9.0			mA
ロウレベル出力電圧	$V_{OL}$	$I_{OL} = 0mA$			0.1	V
ハイレベル出力電圧	$V_{OH}$	$I_{OH} = 0mA$	$V_{DD} - 0.1$			V
消費電流	$I_{CC}$				80	mA

### ・入力/出力容量特性

項目	略号	条件	MIN	TYP	MAX	単位
入力端子	$C_{IN}$	$V_{DD} = 0V$ $f = 1MHz$	4.0		8.0	pF
出力端子	$C_{OUT}$		4.0		8.0	
入出力端子	$C_{I/O}$		4.0		8.0	

---

## 付録 . コマンド索引

---

---

### A

A 2-PHASE×1 MODE SET.....	12
A 2-PHASE×2 MODE SET.....	12
A 2-PHASE×4 MODE SET.....	12
A COUNT DISABLE SET.....	12
A COUNT ENABLE SET.....	12
A PULSE MODE SET.....	12

---

### B

B 2-PHASE×1 MODE SET.....	13
B 2-PHASE×2 MODE SET.....	13
B 2-PHASE×4 MODE SET.....	13
B COUNT DISABLE SET.....	13
B COUNT ENABLE SET.....	13
B PULSE MODE SET.....	13

---

### C

CASCADE MODE SET.....	12
CH1 COUNTER READ .....	11
COMPARATOR A READ.....	11
COMPARATOR A WRITE.....	11
COMPARATOR B READ.....	11
COMPARATOR B WRITE.....	11

COUNTER A WRITE.....	11
COUNTER B READ.....	11
COUNTER B WRITE.....	11

---

### E

EDGE CLEAR MODE SET.....	12
--------------------------	----

---

### L

LEVEL CLEAR MODE SET.....	12
---------------------------	----

---

### P

PRE-SCALER A READ .....	11
PRE-SCALER A WRITE.....	11
PRE-SCALER B READ.....	11
PRE-SCALER B WRITE.....	11

---

### S

SEPARATE MODE SET .....	12
SYNCHRONOUS READ.....	12
SYNCHRONOUS WRITE.....	12











本書に記載されている内容は、2003年2月現在のもので今後特性改良等により予告なく変更することがあります。

製造・開発元

**COSMO**TECHS  
**株式会社コスモテックス**

〒242-0812 神奈川県厚木市妻田北 1-8-32  
TEL 046-222-7351 FAX 046-222-7355  
URL <http://www.cosmotechs.co.jp/>



PCC160-GM01